



Fenerbahçe Üniversitesi

BLM 202 – Bilgisayar Mimarisi

LAB 2: Sonlu Durum Makinaları

Önemli Not: Aşamaları tamamladıkça, dersin hocası veya asistanı yanınıza çağırarak, tamamladığınız aşamayı gösterdikten sonra diğer aşamaya geçiniz.

LAB Hakkında:

Verilog Dili ile kombinasyonel ve ardışık devre uygulamaları yapılacaktır.

Üniversitede 5 adet FPGA kartı online eğitim için sunucuya bağlanmıştır.

Sunucudaki FPGA'lere

- 10.18.0.136::3121
- 10.18.0.136::3122
- 10.18.0.136::3123
- 10.18.0.136::3124
- 10.18.0.136::3125

Adreslerinden erişilebilir. FPGA'lere erişim gösterilecektir.

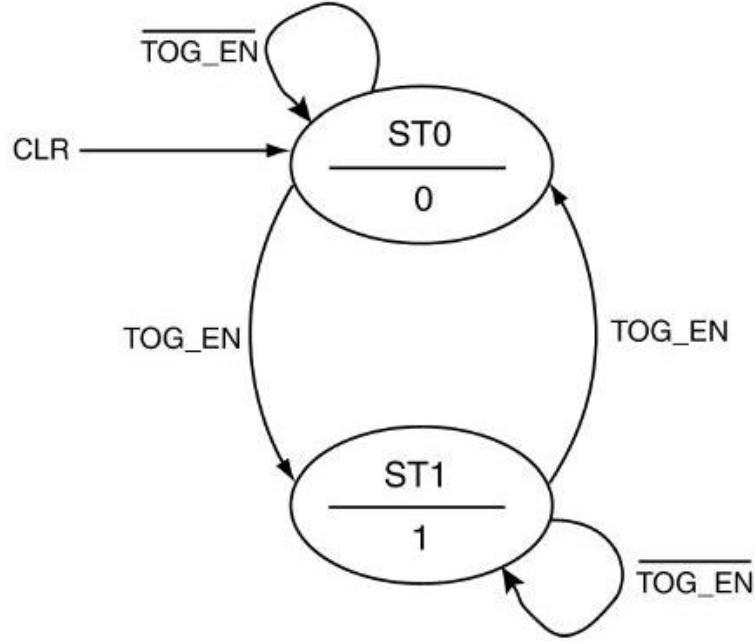
Yapılacak tasarımlar online eğitim nedeniyle, FPGA'lerin üzerindeki butonlara basıp, LED'leri gözlemlemek mümkün değildir.

Dolayısıyla bunu dolaylı olarak mümkün kılmak için, yapılacak tasarımlarda Xilinx'in VIO (Virtual Input Output) IP'si de birlikte kullanılacaktır.

LAB'ın aşamaları ve puanlar:

- 1- Aşağıda verilen durum makinasının Verilog dili ile tasarımını yapıp FPGA üzerinde konfigüre edip durum geçişlerini gözlemleyiniz. (50 Puan)

Durum geçişlerini yavaş yapılması için geçişleri her iki saniye de bir olacak şekilde ayarlayınız.



Şekil. Durum Makinası

- 2- Aşağıda verilen durum makinasının Verilog dili ile tasarımını yapıp FPGA üzerinde konfigüre edip durum geçişlerini gözlemleyiniz. (50 Puan)

Durum geçişlerini yavaş yapılması için geçişleri her iki saniye de bir olacak şekilde ayarlayınız.

