



Fenerbahçe Üniversitesi
BLM 201 – Mantıksal Sistem Tasarımı
Ödev 2: Ardışık Devreler
Ödev Veriliş Tarihi:

Ödev Teslim Tarihi ve Yeri: Ders Saatlerinde, Ders Sınıfında

Not: Tasarımlarınızı Horizon sayfası üzerinden FPGA'lere bağlanıp VIO IP'si ile deneyebilirsiniz.

Soru 1:

clk,rst isminde birer bit giriş ve LED isminde 16 bitlik çıkış olan bir ledYoneticisi isminde modül tasarlayınız. Modül saniyede bir (Clock 100MHz olduğu düşünülerek) LED'leri sola kaydırmalıdır.

rst tuşuna basıldığında LED'lerde 16'b0000000000000001 sayısı gösterilmelidir. Reset butonuna basılmadığında ise LED'ler saniyede bir sağa doğru hareket etmelidir. LED en sola ulaştığında tekrar en sağdan hareket etmelidir.

Davranışı belirtilen modülün Verilog tasarımını yapınız.

Soru 2:

KnightRider isimli bir modül tasarlanacaktır. Bu modül, clk, rst isminde birer bitlik giriş, 8 bitlik LED isminde çıkış vermektedir.

Modülün görevi rst'e basıldığında 8'b10000000 sayısını gösterip, ardından en sağa doğru hareket edip, en sağa ulaştığında sola doğru hareket etmektir. Bu döngü sonsuz olarak tekrarlanacaktır.

Aşağıda örnek olarak 4 bitlik LED'ler için bir pattern verilmiştir. 8 bitlik LED'ler için tasarım yapılmalıdır.

X 0 0 0

0 X 0 0

0 0 X 0

0 0 0 X

0 0 X 0

0 X 0 0

X 0 0 0

0 X 0 0

...

Davranışı belirtilen modülün Verilog tasarımını yapınız.

Not 1: Lütfen sorularınız olduđunda dersin piazza sayfası üzerinden irtibat kurun.

Not 2: Ödev el yazınız ile veya bilgisayar çıktısı olabilir.

Not 3: Ödev kâğıdınızda adınız soyadınız, okul numaranız ve kaçınıcı ödev olduđu yer almalıdır.

Not 4: Lütfen akademik dürüstlük kurallarına uyun (Ders'in sayfasında kurallar bulunuyor).