



Fenerbahçe Üniversitesi

BLM 201 – Mantıksal Sistem Tasarımı

LAB 3: Doğrulama Yaklaşımları

Önemli Not: Aşamaları tamamladıkça, dersin hocası veya asistanı yanınıza çağırarak, tamamladığınız aşamayı gösterdikten sonra diğer aşamaya geçiniz.

LAB Hakkında:

Verilog Dili ile durum makinaları uygulamaları yapılacaktır.

Üniversitede 5 adet FPGA kartı online eğitim için sunucuya bağlanmıştır.

Sunucudaki FPGA'lere

- 10.18.0.136::3121
- 10.18.0.136::3122
- 10.18.0.136::3123
- 10.18.0.136::3124
- 10.18.0.136::3125

Adreslerinden erişilebilir. FPGA'lere erişim gösterilecektir.

Yapılacak tasarımlar online eğitim nedeniyle, FPGA'lerin üzerindeki butonlara basıp, LED'leri gözlemlemek mümkün değildir.

Dolayısıyla bunu dolaylı olarak mümkün kılmak için, yapılacak tasarımlarda Xilinx'in VIO (Virtual Input Output) IP'si de birlikte kullanılacaktır.

LAB'ın aşamaları ve puanlar:

1- Ön aşamalar (0 Puan)

Horizon sayfası üzerinden Üniversite'ye bağlanınız.

Vivado tasarım aracında, XC7A35Tcpg236-1 (Basys 3) cihazı için boş bir proje açınız.

Aşağıda RTL tasarımı verilen testModulu isimli modül için simülasyon modülü hazırlayarak test ediniz. Test işlemi esnasında girişleri her 5 ns’de bir değiştiriniz, tasarımın toplama, çıkartma ve çarpma işlemlerini test edecek girişler besleyip sonuçları gözlemleyiniz.

```
`timescale 1ns / 1ps

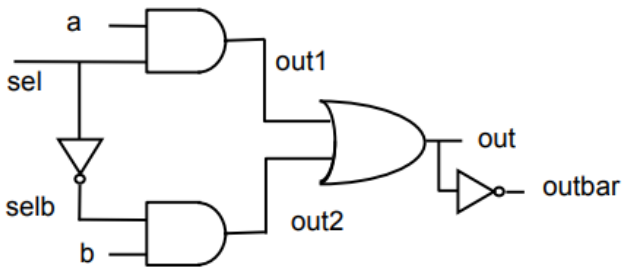
module testModulu(input [1:0] in1, input [1:0] in2, input [1:0] ctrl, output reg [4:0]
out);

always@(*) begin
    if(ctrl==0)
        out = in1 + in2;
    else if(ctrl==1)
        out = in1 - in2;
    else if(ctrl == 2)
        out = in1 * in2;
    else
        out = 5'b11111;
end

endmodule
```

1- Kombinyasyonel Devre (50 Puan)

Aşağıda verilen kombinyasyonel devrenin verilog tasarımını gerçekleştiriniz. Tasarımı simülasyon ortamında doğrulayınız.



2- Knight Rider Simulasyon (50 Puan)

KnightRider isimli bir modül tasarlanacaktır. Bu modül, clk, rst isminde birer bitlik giriş, 8 bitlik LED isminde çıkış vermektedir.

Modülün görevi rst’e basıldığında 8’b10000000 sayısını gösterip, ardından en sağa doğru hareket edip, en sağa ulaştığında sola doğru hareket etmektir. Bu döngü sonsuz olarak tekrarlanacaktır.

Aşağıda örnek olarak 4 bitlik LED’ler için bir pattern verilmiştir. 8 bitlik LED’ler için tasarım yapılmalıdır.

X 0 0 0

0 X 0 0

0 0 X 0

000X

00X0

0X00

X000

0X00

...

Davranışı belirtilen modülün Verilog tasarımını yapınız. Tasarlanan modülü simülasyon ortamında doğrulayınız.