



## Fenerbahçe Üniversitesi

### BLM 201 – Mantıksal Sistem Tasarımı

#### LAB 4: Durum Makinaları

**Önemli Not:** Aşamaları tamamladıkça, dersin hocası veya asistanı yanınıza çağırarak, tamamladığınız aşamayı gösterdikten sonra diğer aşamaya geçiniz.

#### LAB Hakkında:

Verilog Dili ile durum makinaları uygulamaları yapılacaktır.

Üniversitede 5 adet FPGA kartı online eğitim için sunucuya bağlanmıştır.

Sunucudaki FPGA'lere

- 10.18.0.136::3121
- 10.18.0.136::3122
- 10.18.0.136::3123
- 10.18.0.136::3124
- 10.18.0.136::3125

Adreslerinden erişilebilir. FPGA'lere erişim gösterilecektir.

Yapılacak tasarımlar online eğitim nedeniyle, FPGA'lerin üzerindeki butonlara basıp, LED'leri gözlemlemek mümkün değildir.

Dolayısıyla bunu dolaylı olarak mümkün kılmak için, yapılacak tasarımlarda Xilinx'in VIO (Virtual Input Output) IP'si de birlikte kullanılacaktır.

#### LAB'ın aşamaları ve puanlar:

##### 1- Ön aşamalar (0 Puan)

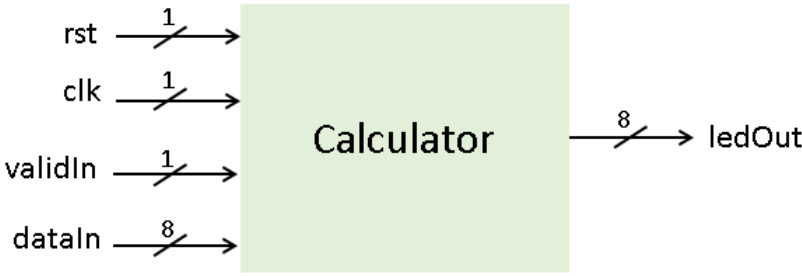
Horizon sayfası üzerinden Üniversite'ye bağlanınız.

Vivado tasarım aracında, XC7A35Tcpg236-1 (Basys 3) cihazı için boş bir proje açınız.

Basys3 için hazırlanmış kısıt dosyasını indirip projenize ekleyiniz.

[http://levent.tc/files/courses/digital\\_design/labs/basys3.xdc](http://levent.tc/files/courses/digital_design/labs/basys3.xdc)

Basit bir hesap makinası durum makinası metodolojisi ile tasarlanması istenmektedir. Modülün giriş ve çıkışları aşağıdaki şekilde verilmektedir. Valid portundan 1 sinyali verildiğinde, dataIn sinyalinden verilen değer geçerli olarak tasarım çalışması sağlanacaktır.

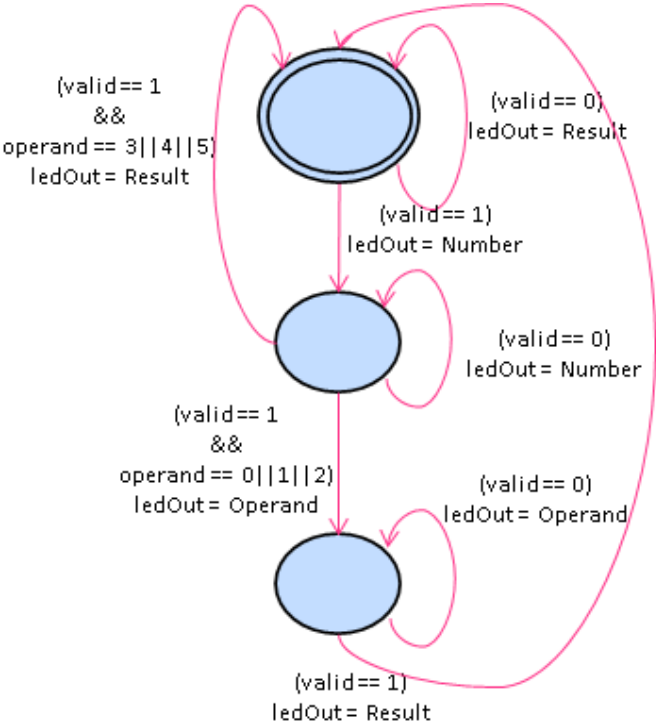


Bu hesap makinası 6 adet işlem yapabilmektedir. Bunlar;

- Çarpma
- Toplama
- Çıkarma
- Kare alma
- Bir azaltma
- Bir eksiltme

İşlemleridir.

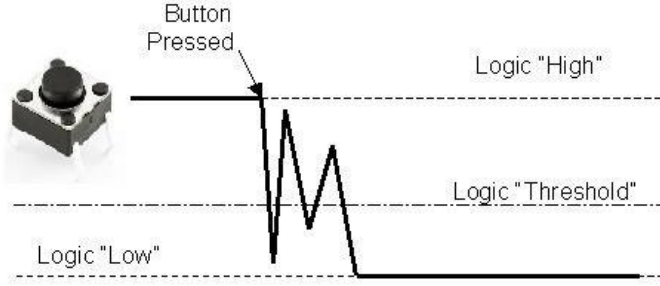
İlk 3 operasyon iki adet sayı ihtiyacı vardır. Son üç sayının ise tek sayı ile işlem yapabilmektedir. Tasarımın durum makinası gösterimi aşağıda verilmektedir. Hesaplama işlemi 2 veya 3 aşamada tamamlanmaktadır.



Verilen diyagrama göre Verilog RTL tasarımı yaparak, FPGA'e konfigüre ediniz. ValidIn için button, dataIn için switch'ler ve çıkış sinyali için LED'leri kullanınız.

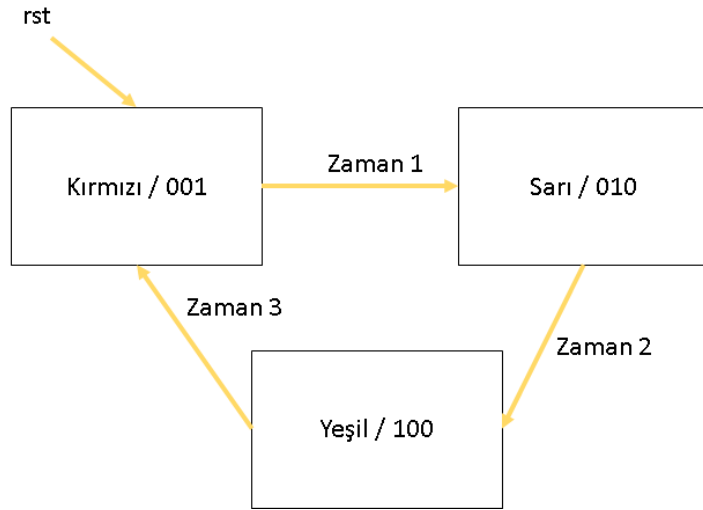
Not: Debouncing durumuna dikkat ediniz.

## Button "Bounce"



## 2- Trafik Işığı Durum Makinası (100 Puan)

Trafik ışıkları için bir durum makinası tasarımı yapılacaktır. Durum makinasının 3 durumu olacaktır. Durum makinasının diyagramı aşağıda verilmektedir.



Tasarım reset tuşuna basıldığında kırmızı lambanın yakıldığı duruma geçecektir. Reset'e basılmadığında kırmızı durumda 5 sn, sarı durumda 0.5 sn, yeşil durumda ise 2 sn kalacaktır. Kırmızı -> Sarı -> Yeşil -> Kırmızı ... döngüsü tekrarlanacaktır.

Kırmızı, Sarı ve Yeşil gösterimleri için 3 farklı LED kullanınız. Tasarımın verilog gösterimini yaparak FPGA'e konfigüre ediniz.